

Published Serial No. 430957

Title Thermal enhanced quad flat non leaded package provides higher production yield and packaging density

Patent type B

Date of Grant 2001/4/21

Application Number 088121260

Filing Date 1999/12/4

IPC H01L23/28

Inventor HUANG, JIAN-PING(TW)
KE, JIUN-JI(TW)

Applicant	Name	Country	Individual/Company
	SILICONWARE PRECISION INDUSTRIES CO., LTD.	TW	Company

Abstract A thermal enhanced quad flat non-leaded package comprises: a chip having an active surface adhered to the top surface of a die pad having an area smaller than the chip to expose the welding pad on the active surface; a plurality of pins configured on the periphery of the die pad, each having a bottom with a step structure and the thinner portion being formed with a wire bonding tip area; and packaging material encapsulating the chip, lead, top face of the die pad and part of the surfaces of the pins so as to expose the portion outside the wire bonding tip area in the bottom of the pins and the side for being used as the contacts to the outside of the packaging body, and also to expose the bottom of the die pad.

[11]公告編號：430857

[44]中華民國 90年 (2001) 04月21日

發明

全 5 頁

[51] Int.Cl.⁰⁶: H01L23/28

[54]名稱：加強散熱型四方扁平無接腳構裝

[21]申請案號：088121260

[22]申請日期：中華民國 88年 (1999) 12月04日

[72]發明人：

[71]申請人：

矽品精密工業股份有限公司 台中縣潭子鄉大豐路三段一二三號

[74]代理人：詹銘文 先生

1

[57]申請專利範圍：

1. 一種加強散熱型四方扁平無接腳構裝，包括：

一晶片，具有一主動表面及對應之一背面，該主動表面具有複數個焊墊；

一晶片座，具有一第一表面及對應之一第二表面，其中該晶片座之面積小於該晶片，並以該第一表面與該晶片之該主動表面接合，且暴露出該些焊墊；

複數個接腳，具有一第一表面及對應之一第二表面，配置於該晶片座之外圍，其中該第二表面呈一階梯結構，使得每一該些接腳具有厚度較薄的一打線尖端區，且該晶片座之該第二表面與該些接腳之該第二表面位於同一平面；

複數個導線，分別電性連接該些焊墊與該些接腳，且該些導線與該些接腳接合於該些接腳之該第二表面的該打線尖端區；以及

2

一封裝材料，包覆該晶片、該晶片座、該些接腳之該第一表面與該打線尖端區，及該些導線，以構成一構裝主體，且該構裝主體具有一第一側及一第二側，其中該封裝材料至少暴露出該些接腳之該第二表面中該打線尖端區以外之部分於該第二側，且暴露出該晶片座之該第二表面於該第二側。

2. 如申請專利範圍第1項所述之加強散熱型四方扁平無接腳構裝，其中該封裝材料更暴露出該晶片之該背面於該第一側。

3. 如申請專利範圍第1項所述之加強散熱型四方扁平無接腳構裝，其中該封裝材料更暴露出該些接腳之側面於該構裝主體之側緣。

4. 如申請專利範圍第1項所述之加強散熱型四方扁平無接腳構裝，更包括一散熱片，該散熱片之一面與該晶片之該

背面接合，而另一面暴露於該構裝主體之該第一側。

5. 一種加強散熱型雙晶片四方扁平無接腳構裝，包括：

一第一晶片，具有一第一主動表面及對應之一第一背面，該第一主動表面具有複數個第一焊墊；

一第二晶片，具有一第二主動表面及對應之一第二背面，該第二主動表面具有複數個第二焊墊，其中該第一晶片之該第一背面與該第二晶片之該第二背面貼合；

一晶片座，具有一第一表面及對應之一第二表面，其中該晶片座之面積小於該第一晶片，並以該第一表面與該第一晶片之該第一主動表面接合，且暴露出該些第一焊墊；

複數個接腳，具有一第一表面及對應之一第二表面，配置於該晶片座外圍，其中該第二表面呈一階梯結構，使得每一該些接腳具有厚度較薄的一打線尖端區，且該晶片座之該第二表面與該些接腳之該第二表面位於同一平面；

複數個導線，分別將該些第一焊墊與該些第二焊墊電性連接至該些接腳，且連接該些第一焊墊與該些接腳之該些導線與該些接腳接合於該些接腳之該第二表面的該打線尖端區，而連接該些第二焊墊與該些接腳之該些導線與該些接腳接合於該些接腳之該第一表面；以及

一封裝材料，包覆該第一晶片、該第二晶片、該晶片座、該些接腳之該第一表面和該打線尖端區，以及該些導線，以構成一構裝主體，且該構裝主體具有一第一側及一第二側，其中該封裝材料至少暴露出該些接腳之該第二表面中該打線尖端區以外的部分於該第二側，且暴露出該晶片座之該第二表面於該第二側。

10. 6. 如申請專利範圍第5項所述之加強散熱型雙晶片四方扁平無接腳構裝，其中該封裝材料更暴露出該些接腳之側面於該構裝主體之側緣。

圖式簡單說明：

15. 第一圖繪示習知一種四方扁平無接腳構裝之剖面圖。

第二圖繪示對應於第一圖之仰視圖。

20. 第三圖繪示依照本發明第一較佳實施例的一種加強散熱型四方扁平無接腳構裝剖面圖。

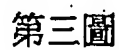
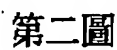
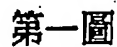
第四圖繪示對應第三圖之仰視圖。

25. 第五圖繪示本發明第二較佳實施例的一種加強散熱型四方扁平無接腳構裝剖面圖。

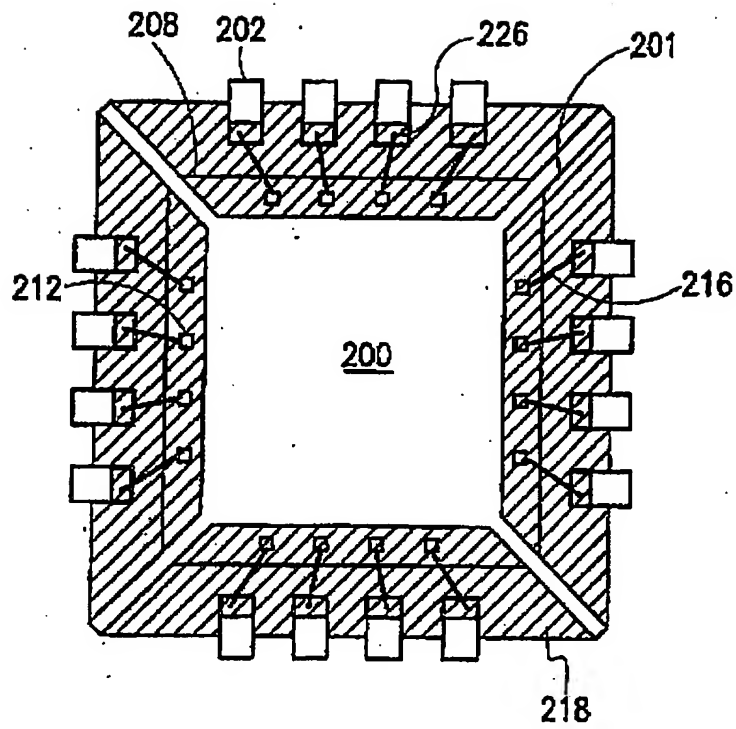
第六圖繪示本發明第三較佳實施例的一種加強散熱型四方扁平無接腳構裝剖面圖。

30. 第七圖繪示本發明第四較佳實施例的一種加強散熱型雙晶片四方扁平無接腳構裝剖面圖。

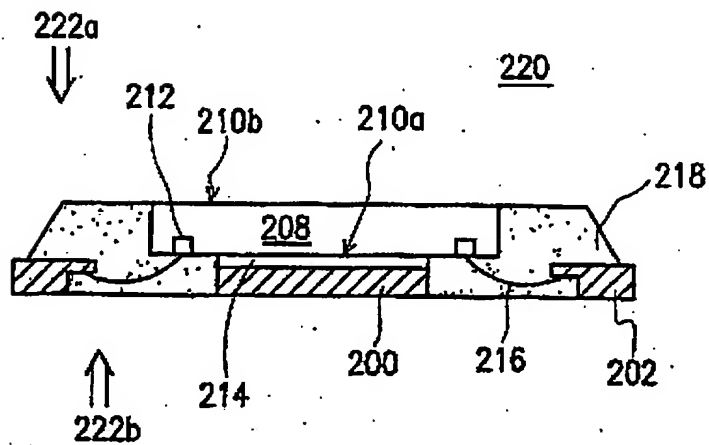
BEST AVAILABLE COPY



(4)



第四圖



第五圖

BEST AVAILABLE COPY

